

## A method and apparatus for clock recovery.

Patent Number: ☐ EP0569179  
 Publication date: 1993-11-10  
 Inventor(s): BANU MIHAI (US); DUNLOP ALFRED EARL (US)  
 Applicant(s):: AMERICAN TELEPHONE & TELEGRAPH (US)  
 Requested Patent: ☐ JP6053950  
 Application Number: EP19930303233 19930426  
 Priority Number(s): US19920880428 19920508  
 IPC Classification: H03L7/08  
 EC Classification: H03L7/08E ; H04L7/033  
 Equivalents: ☐ US5237290

### Abstract

A method and apparatus for recovering the phase of a signal (403) which may change at periodic intervals is disclosed which comprises gated variable frequency oscillators (405,411). These results are obtained in an illustrative embodiment of the present invention in which an incoming signal (403) is fed into a gated oscillator (405) and the complement of the incoming signal is fed into a matching gated oscillator (411). Advantageously, the respective outputs of the two oscillators are fed into a Boolean NOR gate (417). When the gated oscillators are designed to oscillate at the frequency of the incoming signal, the output waveform will have a bounded phase relationship with respect to the incoming signal.

Data supplied from the esp@cenet database - I2

Best Available Copy





ト417に供給される。そして、プーアル若定電圧制御ゲート417の出力は、図7の717に示す周波数波形となり、人果信号701(図7)からの抽出情報として用いられる。尚、プーアル若定電圧制御ゲート417の出力は、プーアル若定電圧制御ゲート等の他の電圧制御素子を用いる手法は、本技術分野の通常の当業者には容易に考えられるものである。

【0035】又、ここに説明した機能と同一の機能を行う同期回路の設計手法についても、本技術分野の通常の当業者には容易に考えられるものである。

【0036】3. 同期周波数調整を用いた実施例：図8は、上に述べた形式の発振器の周波数調整を行うための手段を有する本発明の実施例を示すブロック図である。この実施例としての同期周波数調整は、導線803上に入力した人果信号(又は単に、人果信号803)を人果信号として受け入れる。この人果信号803は、送信装置101(図1)において既知の周波数のクロックによって定規される同期周波数でその状態が変化するよう特性を有する。

【0037】又、上に述べた点において、図8の実施例は図4の実施例と同様に動作する。その上、図8の実施例においては、位相固定ループ841を用いて周波数の調整を行う。

【0038】図8の実施例は、半導体メーカーが図4の実施例そのメーカーの省す法範囲内に製作することとが困難な場合に有用である。図8の実施例は、単一の集積回路上に製作されるので、図4の実施例よりも製作上の省す法範囲についての面積が少いという利点がある。

【0039】導線803上に入力した人果信号(又は単に、人果信号803)は、ゲート付き可変周波数発生器805(以下、可変発生器、略称)のゲートとインバータ807とに供給される。可変発生器805の出力は、導線813上をプーアル若定電圧制御ゲート817に供給される。インバータ807の導線809への出力は、可変発生器811のゲートに供給される。可変発生器811の導線815への出力もプーアル若定電圧制御ゲート817に供給される。

【0040】プーアル若定電圧制御ゲート817の導線819への出力は、同期周波数信号(すなわちリカバリーされたクロック)で、受信装置が人果信号を適切に復元するために用いられる。人果信号803に付随する一般的な「リカバリーされたクロック」を図7の717に示す。

【0041】一般的動作において、位相固定ループ841は、基準同期周波数831を受けて、周波数調整信号を導線830上で可変発生器805及び811のそれぞれに供給する。図8の実施例の位相固定ループ841は、可変発生器823、カウンタ825(オプション)、位相検出器827、及びループフィルター829から構成される。位相固定ループの動作及び動作は、

本技術分野の当業者に周知である。

【0042】図8の実施例の顯著な特徴は、3個の可変発生器805、811、及び823で、これらの可変発生器は各々、与えられた周波数(具体的には送信装置のクロックと同じ周波数)で駆動信号を発生させるように周波数を調整することである。各可変発生器の出力端子に供給された信号によって、その可変発生器が発振すべき周波数が指示される。

【0043】利点として、これらの可変発生器は各々、その入力電圧が、その入力電圧が第2のしきい値電圧より低いときには同期周波数で動作し、又別の利点として、これらの可変発生器は各々、その入力電圧がこの第2のしきい値電圧より低くなるたびに、その駆動サイクル中に同期周波数で発振を開始する。

【0044】更に利点として、各可変発生器は、正確に同一の電気的及び物理的特性を有するように構成されている。可変発生器823のゲート入力端子は、前述に述べた発振器がどのようにに接続されているので有利である。

【0045】可変発生器についての論理回路図及びトランジスタの回路図を図9の901及び902にそれぞれ示す。図9のトランジスタの回路図においてはCMOS技術が用いられているが、回路をこれ以外の異種回路技術及び集積回路技術両方又はいずれかを用いて構成する方法については、本技術分野の通常の当業者には容易に考えられるものであり、これは電気的又は光学的のいずれかを問わない。

【0046】図9の符号827に示すような位相検出器についての論理回路図及びトランジスタの回路図を図10の1001及び1003にそれぞれ示す。位相検出器を、他の同期回路技術及び集積回路技術の両方又はいずれかを用いて構成する方法については、本技術分野の通常の当業者には容易に考えられるものであり、これは電気的又は光学的のいずれかを問わない。

【0047】図9の符号829に示すようなループフィルターについての論理回路図を図11に示す。ループフィルターは、可能な限り、ゲートの直感成分が減少せずに通過でき、直感を除く全ての周波数成分が減少せずに減衰するように設計する必要がある。ループフィルターを、他の同期回路技術及び集積回路技術の両方又はいずれかを用いて構成する方法については、本技術分野の通常の当業者には容易に考えられるものであり、これは電気的又は光学的のいずれかを問わない。

【0048】図8の実施例は、利点として、インバータ807及びプーアル若定電圧制御ゲート817を有する。インバータについての論理回路図及びトランジスタの回路図を図5の507及び図6の607にそれぞれ示す。又、プーアル若定電圧制御ゲートについての論理回路図及びトランジスタの回路図を図5の517及び図6の617

にそれぞれ示す。

【0049】図6のトランジスタの回路図においてはCMOS技術が用いられているが、回路をこれ以外の異種回路技術及び集積回路技術の両方又はいずれかを用いて構成する方法については本技術分野の通常の当業者には容易に考えられるものであり、これは電気的又は光学的のいずれかを問わない。又、ここに説明した機能と同一の機能を行う同期回路の設計手法についても、本技術分野の通常の当業者には容易に考えられるものである。

【0050】図6の回路において、位相固定ループ841は、可変発生器805及び811の周波数調整を導線831上で行う。尚、可変発生器805又は811から位相固定ループ841へのフィードバックはな

【0051】そして、位相固定ループ841は、位相固定ループ841内の可変発生器823の動作に影響を与え、電気的及び物理的特性が可変発生器805及び811の動作に影響を与える電気的及び物理的特性と実質的に同一であるとの仮定に基づいて、可変発生器805及び811の周波数調整を行う。したがって、可変発生器805、811、及び823に実質的に同一の電気的及び物理的特性(例えば、レイアウト、電圧等)を持たせて単一集積回路上に製作することとが有利である。

【0052】図8の回路は次のように動作する。同期周波数が入り、人果信号803の位相が変動すると、人果信号電圧が第1のしきい値電圧より高い場合には、可変発生器805は発振せず、平均的な(プーアル電圧値「0」)波形状713(図7)を出力する。しかし、このような状態において可変発生器811は、位相ゼロで発振を開始し、波形状709を出力する。

【0053】図8の回路は、どの時点においても可変発生器805及び811のうちのどちらか一方だけが動作してパルスシーケンスを作り出すように構成されている。各可変発生器は又、その入力端子レベルが第1のしきい値よりも上の値から第2のしきい値よりも下の値へ変化した場合に、発振を停止する。逆に、各可変発生器の入力レベルが第3のしきい値よりも下の値から第4のしきい値よりも上の値へ変化した場合には、可変発生器は同期に位相ゼロで発振を開始する。

【0054】インバータ807があるため、どの時点においても可変発生器805及び811のうちのどちらか一方だけがその起動しきい値電圧より低い電圧の入力信号を供給されるものと仮定する。

【0055】同期の電源が入り、人果信号803の位相が変わると、人果信号電圧が第2のしきい値電圧より低い場合には、可変発生器811がアイドル状態である一方、可変発生器805は位相ゼロで発振を開始する(図7の709及び711をそれぞれ参照)。人果信号803において、高い方から低い方へ、又は低い方から高い

方への電圧移行が発生すると、発振サイクル中の正確に同一点において一方の発振器がアイドル状態になるとともに他方の発振器が発振を開始する。

【0056】図8に示すように、可変発生器805及び811のそれぞれ出力はプーアル若定電圧制御ゲート817に供給される。そして、プーアル若定電圧制御ゲート817の出力は、図7の717に示す同期周波数となり、人果信号701(図7)からの抽出情報として用いられる。尚、プーアル若定電圧制御ゲート817の出力は、プーアル若定電圧制御ゲート等の他の電圧制御素子を用いる手法は、本技術分野の通常の当業者には容易に考えられるものである。

【0057】又、ここに説明した機能と同一の機能を行う同期回路の設計手法についても、本技術分野の通常の当業者には容易に考えられるものである。

【0058】4. 直線周波数調整を用いた実施例：図12は、上に述べた形式の発振器の周波数調整を行うための手段を有する本発明の実施例を示すブロック図である。この実施例としての同期周波数調整は、導線1203上に入力した人果信号(又は単に、人果信号1203)を人果信号として受け入れる。この人果信号1203は、送信装置101(図1)において既知の周波数のクロックによって定規される同期周波数でその状態が変化するよう特性を有する。

【0059】又、上に述べた点において、図12の実施例は図4の実施例と同様に動作する。その上、図12の実施例においては、プーアル若定電圧制御ゲート1217から導線1219上へ出力された「リカバリーされたクロック」1219を利用して、位相固定ループ1241によって直接的に周波数調整を行う。

【0060】図12の実施例は、半導体メーカーが図4の実施例そのメーカーの省す法範囲内に製作することとが困難な場合に有用である。図12の実施例は、単一の集積回路上に製作することとが有利であるが、そうしなればならないというわけではない。

【0061】5. 単一発生器を用いた実施例：図13は、上に述べた形式の発振器の周波数調整を行うための手段を有する本発明の実施例を示すブロック図である。この実施例としての同期周波数調整は、送信装置101(図1)において既知の周波数のクロックによって定規される同期周波数でその状態が変化するよう特性を有する人果信号を人果信号として受け入れる。

【0062】図13の実施例においては、エッジ検出器1301及び1305並びにプーアル若定電圧制御ゲート1313を用いて、可変発生器1315の「オン」(オフ)交互切換を行う。図13の実施例は、可変発生器1315の周波数を調整するための手段1321を組み込んで製作でき、又特定の用途に左右されない。周波数調整手段(例えば位相固定ループ)を利用することによって、「リカバリーされたクロック」の相位を改善できる

で有効である。

【0063】6. 単一発振器を用いた実施例：図14は、上に述べた形式の発振器の周波数調整を行うための手段を有する本発明の実施例を示すブロック図である。この実施例としての周波数調整手段は、送信装置100（図1）において既知の周波数のクロックによって定義される同期間においてその状態が変化するような特性を有する入来信号を入力として受け入れる。

【0064】図14の実施例においては、エッジ検出器1403及び1405、プールの否定論理和ゲート1411、1413及びワンショット装置1415を用いて、可変発振器1419の「オン」「オフ」交正切換を行う。図14の実施例は、可変発振器1419の周波数を調整するための手段1423を組み込んで製作でき、又特定の用途に左右されない。周波数調整手段（例えば位相固定ループ）を利用することによって、「リカバリー」されたクロックの精度を改善できるので有利である。

【0065】以上の説明は、本発明の一実施例に属するもので、この技術分野の当業者であれば、本発明の様々な変形例を考へ得るが、それらはいずれも本発明の技術的範囲に包含される。尚、特許請求の範囲に記載した特許的範囲は発明の容易な理解のため、その技術的範囲を制限するよう解釈されるべきではない。

【0066】

【発明の効果】以上述べたごとく、本発明によれば、複数の発振器を組み合わせて、又、可変発振器周波数方式の発振器を用いてクロック・リカバリ・システム回路を構成したので、入来信号のクロックを従来技術に比べてより容易に、より正確にクロックに取捨出すことができ、これによって、入来信号が搬送する信号をより適切に抽出することが可能となる。又、単一の集積回路上にクロック・リカバリ・システムをコンパクトに製作できるので、従来技術に比べてシステムの製造コストを顕著に削減できる。

【図面の簡単な説明】

【図1】通信システムのプロック図である。  
【図2】従来技術によるデジタル通信システムに用いられる一般的なクロック及びデータ信号を示す説明図である。

【図3】従来技術によるクロック・リカバリ・システムを組み込んだ受信装置のプロック図である。

【図4】マッパした1対のゲート付き発振器を利用した本発明の実施例を示すブロック図である。

【図5】図4に示す実施例についての論理回路図の例である。

【図6】図5に示す論理回路図に対応するトランジスタの回路図の例である。

【図7】図4に示す実施例に付随する一般的なタイミング説明図である。

【図8】周波数調整手段を利用した本発明の実施例を示すブロック図である。

【図9】図8の実施例の回路において有用なゲート付き可変周波数発生器の一例についての論理回路図及びトランジスタ回路図である。

【図10】図8の実施例の回路において有用な位相検出回路の一例についての論理回路図及びトランジスタ回路図である。

【図11】図8の実施例の回路において有用な従来技術のループフィルタの一例についての論理回路図及びトランジスタ回路図である。

【図12】直接周波数調整を利用した本発明の実施例を示すブロック図である。

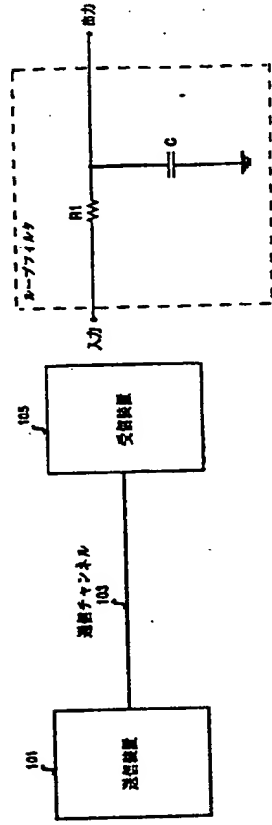
【図13】単一可変周波数発生器を利用した本発明の実施例を示すブロック図である。

【図14】単一可変周波数発生器を利用した本発明の実施例を示すブロック図である。

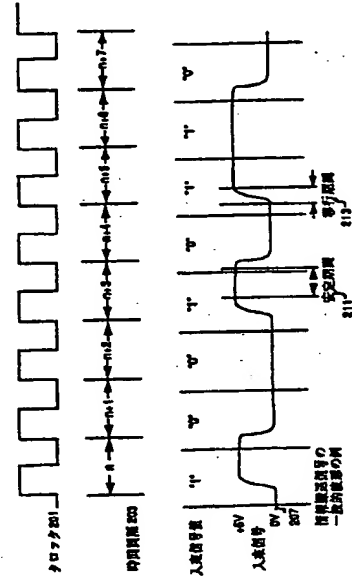
【符号の説明】

- 101 送信装置
- 103 送信チャンネル
- 105 受信装置
- 201 クロック
- 207 情報送達信号についての一般波形状の例
- 211 安定期間
- 213 移行期間
- 307 データ抽出装置
- 311 クロック・リカバリ・システム
- 401 周波数発生装置
- 405、411、505、511、605、611 ゲート付き発振器
- 407、507、607、807 インバータ
- 417、517、617、817、1217、131
- 3、1411 プール否定論理和ゲート
- 805、811、823、1205、1215、131
- 5、1419 ゲート付き可変周波数発生器（可変発振器）
- 825、1225 カウンタ（オプシヨ）
- 827、1227 位相検出器
- 829、1229 ループフィルタ
- 831、1231 基準周波数発生器
- 841 位相固定ループ
- 1301、1305、1403、1405 エッジ検出器
- 1321 周波数調整手段
- 1415 ワンショット装置

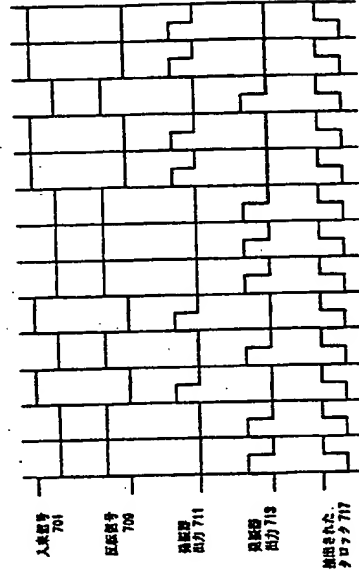
【図1】

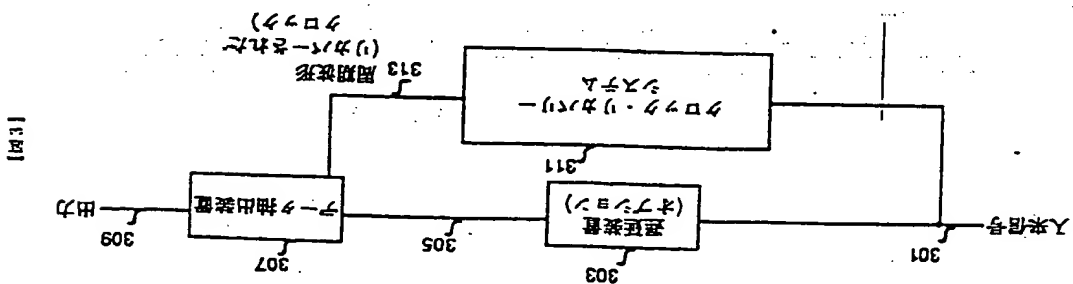
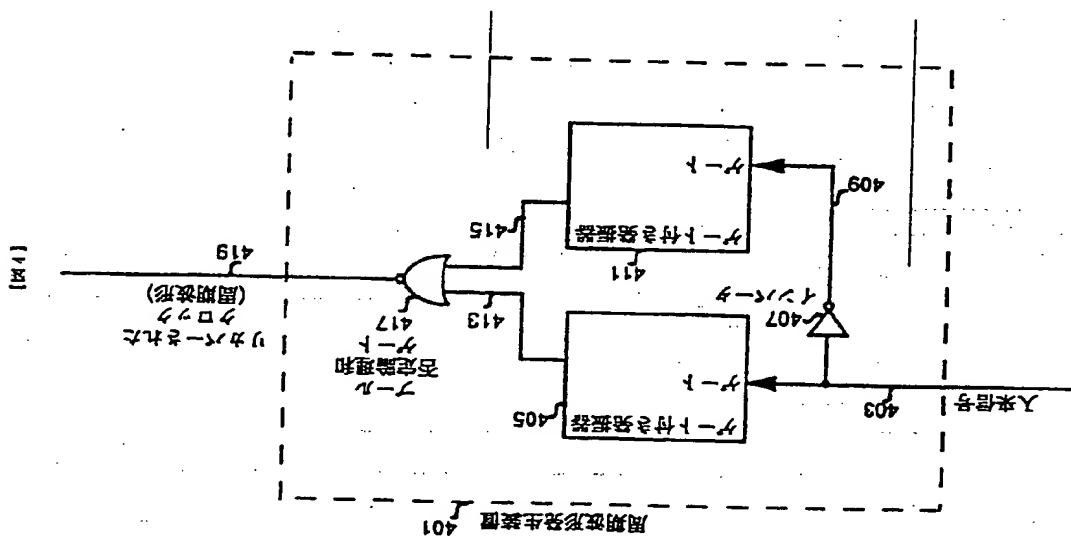
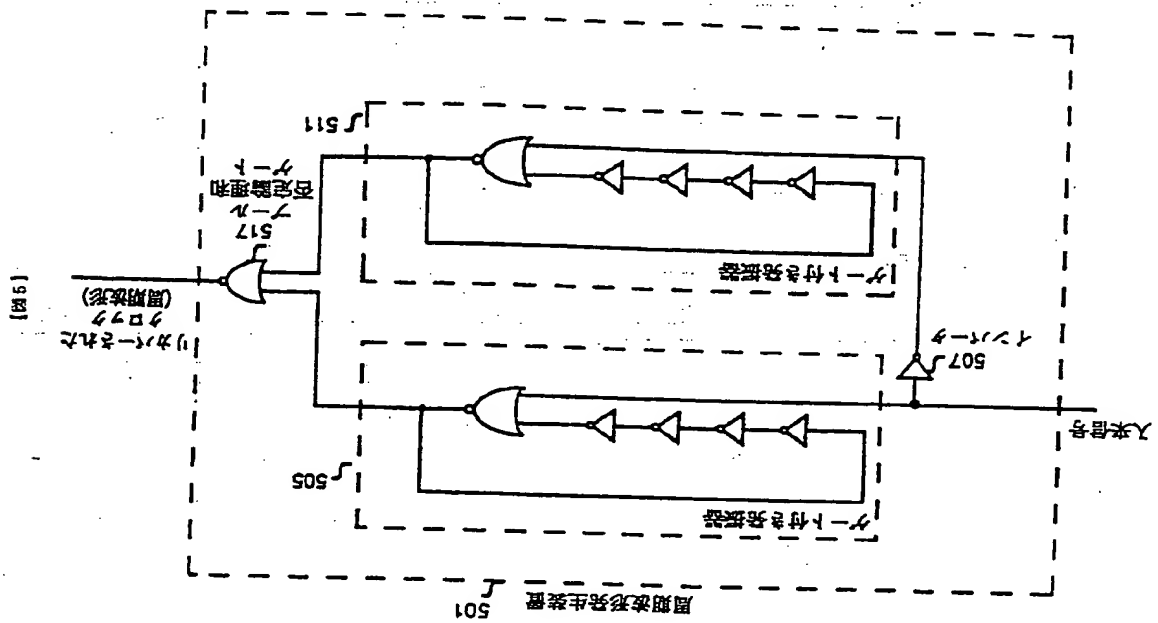


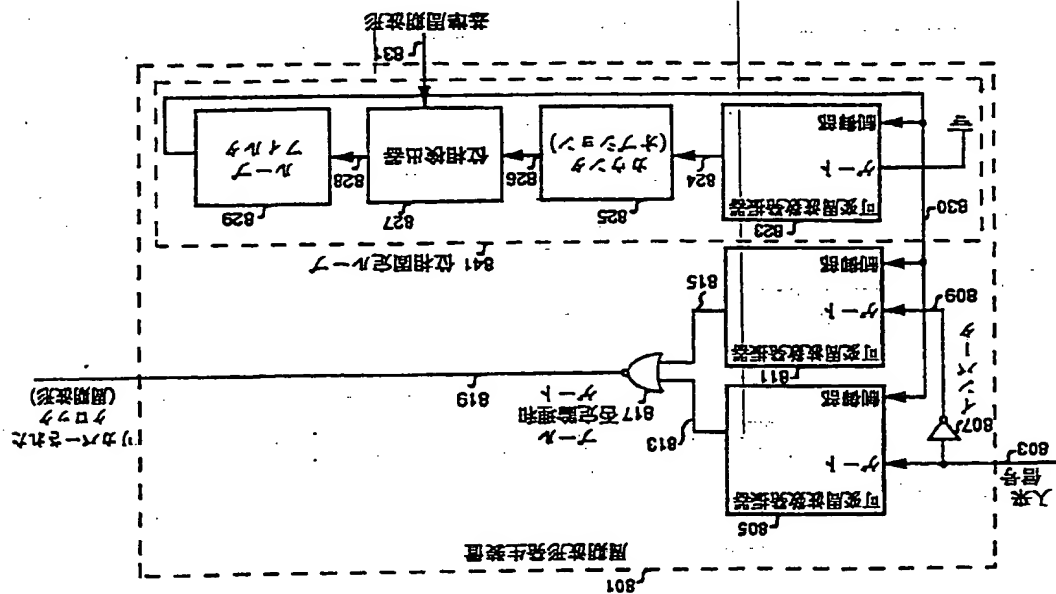
【図2】



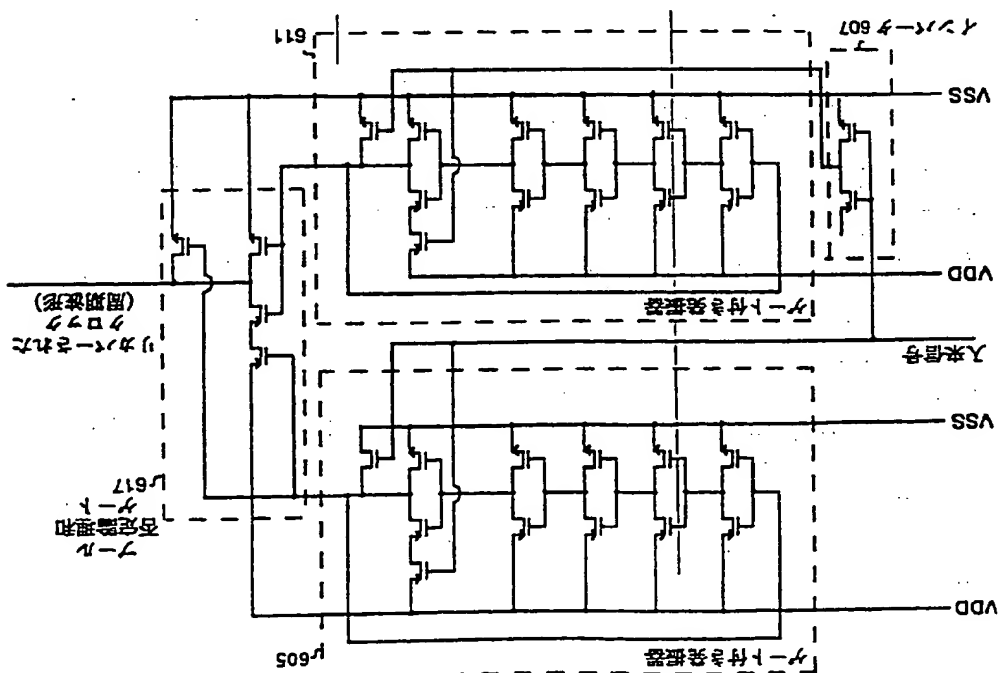
【図7】



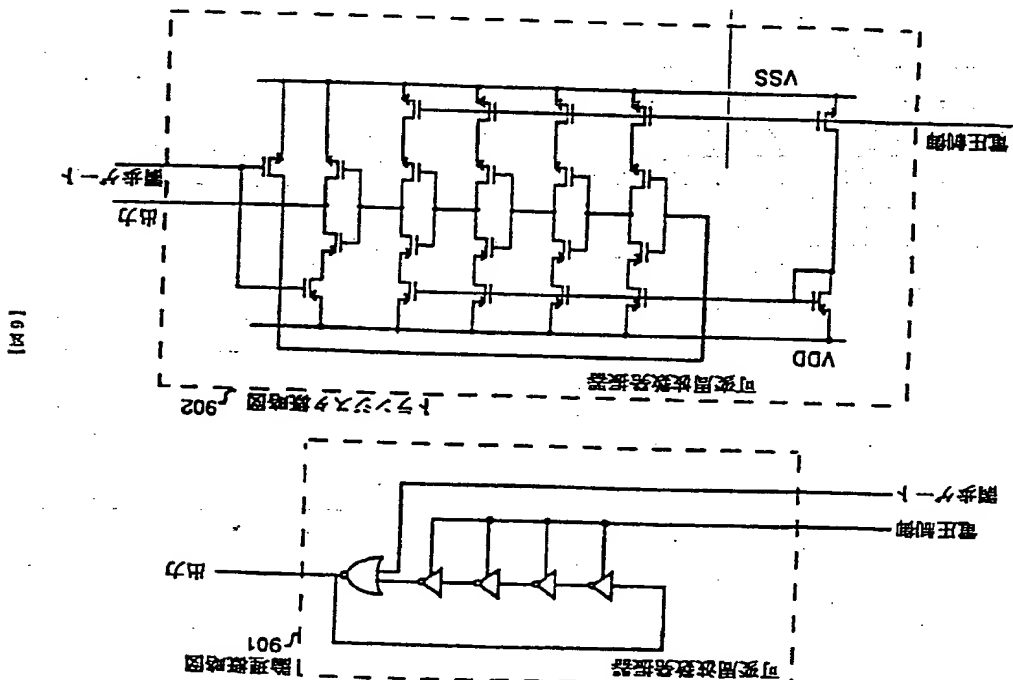
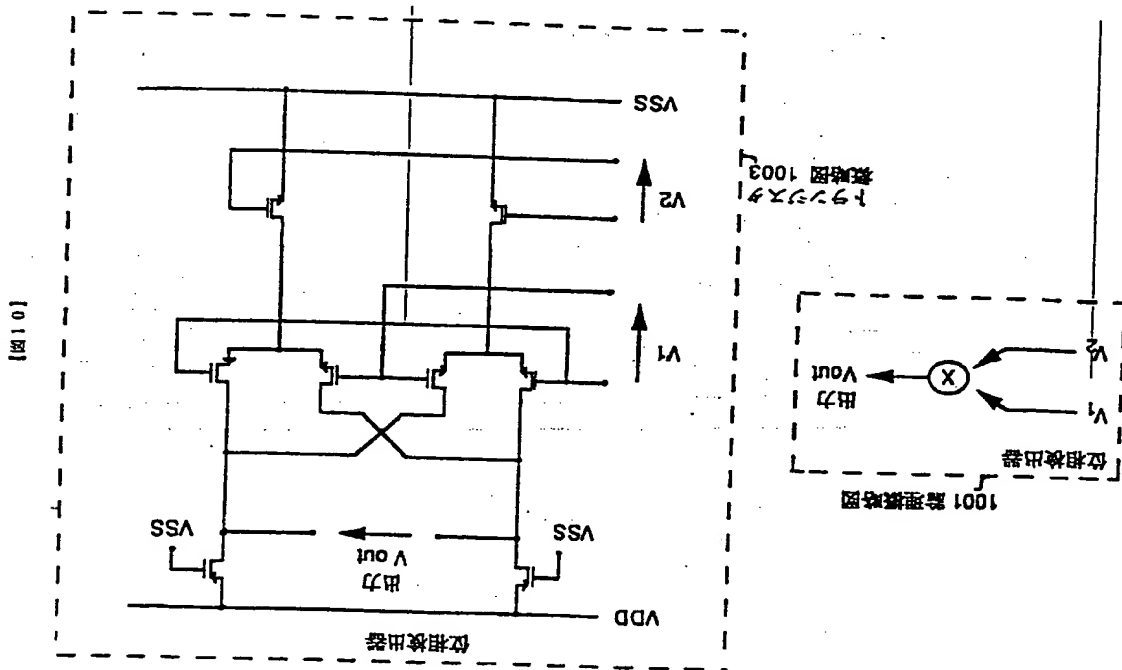




【8図】



【9図】





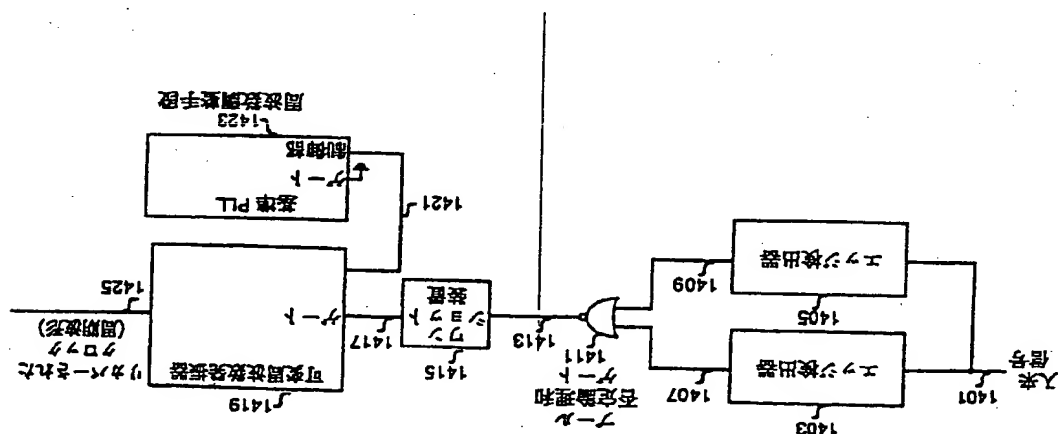


フロントページの続き

(72)発明者 ミハイ バヌー  
アメリカ合衆国 07974 ニュージャージー  
— マーレーヒル、フルリアン ロード  
22

(72)発明者 アルフレッド アル ダンロップ  
アメリカ合衆国 07974 ニュージャージー  
— マーレーヒル、ハンタードン アルツ  
ワード 91

【図14】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**